

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-030906
 (43)Date of publication of application : 31.01.1995

(51)Int.Cl. H04N 9/07
 H04N 5/335

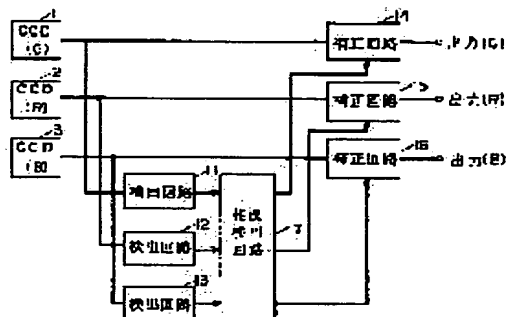
(21)Application number : 05-166849 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD
 (22)Date of filing : 06.07.1993 (72)Inventor : HITOMI JUICHI
 KOBAYASHI TAKAHIRO
 MATSUMOTO KEIZO

(54) PICTURE ELEMENT DEFECT CORRECTION DEVICE

(57)Abstract:

PURPOSE: To obtain an excellent picture without deteriorating substantial picture quality by solving a problem of detecting and correcting a signal in mistake with a picture element defect and detecting and correcting the signal while correctly distinguishing the substantial signal from the picture element defect.

CONSTITUTION: Detection circuits 11-13 detect projection from a picture element being an output of solid-state image pickup elements 1-3. A correlation detection circuit 17 detects the correlation of the outputs of the detection circuits 11-13. Then correction circuits 14-16 make correction when an output signal of the correlation detection circuit 17 is discriminated to have no correlation.



LEGAL STATUS

[Date of request for examination] 26.03.1997
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number] 2903956
 [Date of registration] 26.03.1999
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-30906

(43) 公開日 平成7年(1995)1月31日

(51) Int.Cl.⁸

H 0 4 N 9/07
5/335

識別記号

庁内整理番号

A 9187-5C
P

F I

技術表示箇所

審査請求 未請求 請求項の数 2 O L (全 8 頁)

(21) 出願番号 特願平5-166849

(22) 出願日 平成5年(1993)7月6日

(71) 出願人 000005821

松下電器産業株式会社
大阪府門真市大字門真1006番地

(72) 発明者 人見 寿一

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 小林 隆宏

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 松本 恵三

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

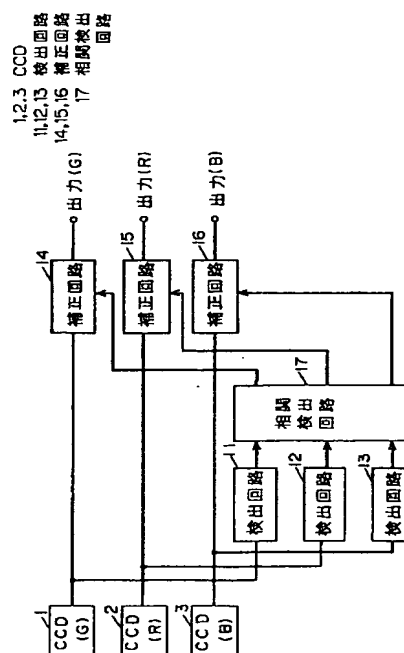
(74) 代理人 弁理士 小鍛冶 明 (外2名)

(54) 【発明の名称】 画素欠陥補正装置

(57) 【要約】

【目的】 CCD等の固体撮像素子を用いた撮像装置に使用される画素欠陥補正装置において、信号を画素欠陥と誤って検出、補正するという問題を解決し、本来の信号と画素欠陥を正確に区別し、検出、補正を行い、本来の画質を劣化させることなく、良好な画像を得ることを目的とする。

【構成】 検出回路11~13は固体撮像素子1~3の出力の画素の値より突出を検出する。相関検出回路17はこれらの検出回路11~13の出力の相関を検出する。そして、補正回路14~16においてこの相関検出回路17の出力信号により相関がないと判断された場合は補正を行う。



【特許請求の範囲】

【請求項1】 複数の固体撮像素子と、
これらの固体撮像素子の出力の画素の値より突出を検出する複数の検出回路と、
これらの検出回路の出力の相関を検出する相関検出回路と、
この相関検出回路の出力信号により制御される補正回路とからなることを特徴とする画素欠陥補正装置。

【請求項2】 第1の固体撮像素子に対し第2の固体撮像素子が半画素ずれた位置に配置された複数の固体撮像素子と、
前記第1の固体撮像素子の第1の画素およびその前後の画素の値より突出を検出する第1の検出回路と、
前記第1の固体撮像素子の第1の画素の半画素前後にある前記第2の固体撮像素子の第2、第3の画素の値およびその前後の画素の値より第2、第3の画素の値の突出を検出する第2の検出回路と、
第1、第2の検出回路の出力の相関を検出する相関検出回路と、
前記相関検出回路の出力信号により制御される補正回路とからなることを特徴とする画素欠陥補正装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はCCD等の固体撮像素子を用いた撮像装置において、固体撮像素子に存在する画素欠陥を検出し補正する画素欠陥補正装置に関するものである。

【0002】

【従来の技術】 一般にCCD等の半導体により形成された固体撮像素子においては、半導体の局所的な結晶欠陥等により画質劣化を生じることが知られている。入射光量に応じた撮像出力に常に一定のバイアス電圧が加算されてしまう画像欠陥は、この画像欠陥信号がそのまま処理されるとモニター画面上に高輝度の白い点として現れるので白キズと呼ばれている。また、光電感度の低いものは黒い点として現れるので黒キズと呼ばれている（以後、画素欠陥をキズと称する）。

【0003】 従来、上記のようなキズに対する検出に関しては、例えば特開昭61-261974号公報に示されている。この方法は注目画素が周辺の画素に対して一定量以上大きいまたは小さい出力を持つ画素をキズとして検出する方法であり、横方向および縦方向に隣接画素間の差を取り、周辺の画素と異なる出力を持つ画素を検出するものである。

【0004】 以下、CCDの水平方向における白キズの検出の場合について説明を行うものとする。また、本発明は、複数のCCDを用いており、ここではそれに対応し、3個のCCDを用い、R、G、B光信号がこれら3個のCCDに入力される、いわゆる3板の場合において、従来の画素欠陥補正装置をそのまま適用した場合に

ついて具体的に説明を行う。白キズは、周辺の画素に対して、通常1画素のみ突出している。例えば、注目画素とその前後の画素の関係は図9の(a)のG入力のように表される。このため、注目画素とその隣接する前後の画素と比較し、注目画素が一定レベル以上前後の画素より大きい場合キズと見なすことができる。

【0005】 上記内容を実現するブロック図を図8に示す。R、G、B光信号がそれぞれ入力されたCCDの出力信号は、補正回路14、15、16を経由して出力されると共に、検出回路11、12、13に入力され、これらの検出回路の出力により、対応する補正回路14、15、16を制御する。

【0006】 検出回路の一例のブロック図を図11に示す。入力された信号は複数のフリップフロップ（以下FFと略す）21、22を通り、順次送られてきた注目画素値とその前後の画素値、 y_{n-1} 、 y_n 、 y_{n+1} を得る。これ以後、信号を、r、g、bをyで代表し表記する。これらの信号に対して、加算器23、24、比較回路25、26、AND回路27により下記の演算を行っている。

【0007】

$$y_{n-1} - y_n > a_1$$

$$y_{n+1} - y_n > a_2$$

a_1 、 a_2 は、 y_n の y_{n-1} 、 y_{n+1} に対する突出量のしきい値であり、ここでは $a_1 = a_2 = a (> 0)$ として考える。

【0008】 以上より、注目する画素の値がその周辺の画素の値に対して一定レベル以上突出している場合はキズとみなし「1」を出力し、それ以外の場合「0」を出力する。補正回路は、その検出出力により制御される。

【0009】 画素欠陥の補正に関しては、特開昭62-8666号公報にいくつかの方法が示されている。例えば、1画素もしくは2画素前の画素で置換する方法、前後の画素値の平均で置換する方法、または同様に垂直方向で考え、1つ上の画素で置換する方法、上下の画素値の平均で置換する方法などがある。

【0010】 補正回路の一例のブロック図は図12に示す。ここでは、補正回路は前後の画素値の平均で置換するものとし、動作は以下の通りである。入力された信号はFF41、42を通り、中央の注目画素の値とその前後の画素値を抽出する。注目画素の前後の画素値からこれらの平均値を求め補正信号としている。検出回路の検出信号に従い、通常は中央の注目画素の値を、キズと判定した場合は補正信号を出力する。

【0011】 以上より、R、G、Bの各経路において、周辺の画素の値に対して一定レベル以上突出している画素に対してはキズとして検出でき、目立たないよう補正することができる。

【0012】 従来の画素欠陥補正装置における第1の信

号波形例を図9に示す。図9の(a)にGのキズが補正される様子を示す。

【0013】以上の画素欠陥補正の動作は、3個のCCDが、例えば、Gに対しR、Bが半画素ずれているような画素ずらしを行っていても同様な回路で行うことができる。

【0014】従来の画素欠陥補正装置における第2の信号波形例を図10に示す。図10の(a)にGのキズが補正される様子を示す。

【0015】

【発明が解決しようとする問題点】しかしながら、上記の方法によれば、点光源のような信号に対しては、信号であるにも関わらず突出していることからキズと誤って判定する。例えば、周囲が暗い中で1点のみ明るい図9の(b)のような信号が入力された場合、その中心の信号はキズと誤って判定され、誤補正されてしまう。これにより、図9の(b)の左に示す出力のように、本来あるべき信号がなくなってしまう。このように点光源のような信号がある場合には画質を劣化させ、良好な画像を得ることができないという問題があった。

【0016】また、3個のCCDが、例えば、Gに対しR、Bが半画素ずれているような画素ずらしを行っていても同様な問題を生じる。例えば、周囲が暗い中で1点のみ明るい図10の(b)のような信号が入力された場合、その中心の信号はキズと誤って判定され、誤補正されてしまう。これにより、図10の(b)の左に示す出力のように、本来あるべき信号がなくなってしまう。

【0017】このように、点光源のような信号がある場合には画質を劣化させ、良好な画像を得ることができないという問題があった。

【0018】本発明はこのような従来の問題点を解決するものであり、簡単な構成で信号とキズを精度良く判別し、キズについてのみ補正を行い、点光源のような信号を含む画像においても、本来の画質を劣化させることなく、良好な画像を得ることができる画素欠陥補正装置を提供するものである。

【0019】

【課題を解決するための手段】本発明の画素欠陥補正装置は、複数の固体撮像素子と、これら固体撮像素子より出力された前記固体撮像素子の画素の値より突出を検出する検出回路と、これらの検出回路の出力の相関を検出する相関検出回路と、この相関検出回路の出力信号により制御される補正回路とからなる。

【0020】また、本発明の画素欠陥補正装置は、第1の固体撮像素子に対し第2の固体撮像素子が半画素ずれた位置に配置された複数の固体撮像素子と、第1の固体撮像素子の第1の画素およびその前後の画素の値より突出を検出する第1の検出回路と、第1の固体撮像素子の第1の画素の半画素前後の第2の固体撮像素子の第2、第3の画素の値およびその前後の画素の値より第2、第

3の画素の値の突出を検出する第2の検出回路と、第1、第2の検出回路の出力の相関を検出する相関検出回路と、この相関検出回路の出力信号により制御される補正回路とからなる。

【0021】

【作用】本発明によれば、点光源のような信号においても従来のように誤検出、誤補正を行わず、信号とキズを区別し、キズを精度良く検出できるため、キズについてのみ補正を行い、本来の画質を劣化させることなく、良好な画像を得ることができる。

【0022】

【実施例】以下、本発明の第1の実施例について図面を参照して説明する。本発明の第1の実施例のブロック図を図1に示す。R、G、B光信号がそれぞれ入力されたCCD1、2、3の出力信号は、補正回路14、15、16を経由して出力されると共に、検出回路11、12、13に入力され、これらの検出回路の出力により、対応する補正回路を制御する。

【0023】検出回路の一例は図11に示したブロック図と同じである。すなわち、入力された信号は複数のフリップフロップ(以下FFと略す)21、22を通り、順次送られてきた注目画素値とその前後の画素値、 y_{n-1} 、 y_n 、 y_{n+1} を得る。これ以後、信号を、 r 、 g 、 b を y で代表し表記する。これらの信号に対して、加算器23、24、比較回路25、26、AND回路27により下記の演算を行っている。

【0024】

$$y_{n-1} - y_n > a_1$$

$$y_{n+1} - y_n > a_2$$

30 a_1 、 a_2 は y_n の y_{n-1} 、 y_{n+1} に対する突出量のしきい値であり、ここでは、 $a_1 = a_2 = a (>0)$ として考える。

【0025】以上により、注目する画素の値がその周辺の画素の値に対して一定レベル以上突出している場合はキズとみなし「1」を出力し、それ以外の場合「0」を出力する。

【0026】相関検出回路の一例の回路図を図2に示す。この回路の動作をGの経路を中心に述べる。この相関検出回路のG出力は、G入力「1」で、かつR、Bの両方が「0」の場合には、Gと他の信号と相関がないとみなし、キズの可能性が高いと判断し、「1」を出力する。また、G入力が「1」でも、かつR、Bの両方または一方が「1」の場合には、Gと他の信号と相関があるとみなし、点光源の可能性が高いと判断し、「0」を出力する。

【0027】補正回路の一例のブロック図は図12に示す。補正回路は、相関検出力により制御される。補正動作は従来例と同様、キズと判定された場合、前後の画素値の平均で置換するものとする。すなわち、入力された信号はFF31、32を通り、中央の注目画素の値と

その前後の画素値を抽出し、注目画素の前後の画素値からこれらの平均値を求め補正信号としている。相関検出回路17の検出信号に従い、通常は中央の注目画素の値を、キズと判定した場合は補正信号を出力する。

【0028】本発明の第1の実施例における信号波形を図3に示す。以上の回路における、キズの場合と点光源の場合のR、G、Bの入力と出力の関係を示す。以上の回路における、キズの場合と点光源の場合のR、G、Bの入力と出力の関係を示す。この例のようにGにキズがある場合、Gのみ突出し、補正される。通常は白の点光源の場合は、R、G、B間に相関があるため信号と判断され、誤って補正されず、本来の信号が出力される。

【0029】以下、本発明の第2の実施例について図面を参照して説明する。本発明の第2の実施例のブロック図を図4に示す。この図は、簡単のため、G、Rの2経路について検出および補正する場合について図示してある。以下、この2経路について検出および補正する場合について述べる。

【0030】ここで、GのCCD1に対しR、BのCCD2、3は半画素ずれた位置に配置されている。

【0031】G、Rの光信号が入力されたCCD1、2の出力信号は、補正回路14、15を経由して出力されると共に、検出回路11と検出回路61、検出回路62と検出回路12に入力される。ここでは、検出回路11と検出回路62、検出回路61と検出回路12は同一回路である。

【0032】検出回路11と検出回路12の出力が相関検出回路18に入力され、相関検出回路18の出力によりG経路の補正回路14が制御される。

【0033】検出回路61と検出回路62の出力が相関検出回路19に入力され、相関検出回路19の出力によりR経路の補正回路15が制御される。

【0034】以下、G信号について検出および補正する場合について、つまり、検出回路11と検出回路12の出力が相関検出回路18に入力され、相関検出回路18によりG経路の補正回路14が制御される場合について述べることにする。

【0035】検出回路の一例は図11に示したブロック図と同じである。この動作は第1の実施例において述べた内容と基本的には同じである。順次送られてきた注目画素値とその前後の画素値 g_{n-1} 、 g_n 、 g_{n+1} に下記の演算を行っている。

【0036】

$$g_{n-1} - g_n > a$$

$$g_{n+1} - g_n > a$$

a は g_n の g_{n-1} 、 g_{n+1} に対する突出量のしきい値である。この演算により g_n の g_{n-1} 、 g_{n+1} に対する突出を検出し、一定レベル以上突出している場合は「1」を出力し、それ以外の場合「0」を出力する。

【0037】検出回路の一例のブロック図を図5に示

す。検出回路12は検出回路11に対し、Gのキズを検出するに当たって補助的な動作を行う。通常は白の点光源で、中心が g_n の場合、光学LPFの影響で点光源が広がりを持ち、 g_n に加え、周辺の画素つまり、 $r_{n-0.5}$ 、 $r_{n+0.5}$ に相当する部分にも光があたり、信号が発生する。キズの場合は、 g_n のみ突出し、他の経路には突出は発生しない。このため検出回路12により、周辺の画素の値つまり、 $r_{n-0.5}$ 、 $r_{n+0.5}$ の前後の画素の値に対する突出を検出することにより、点光源かキズかの判別ができる。

【0038】検出回路12の動作を以下に述べる。入力された信号は複数のフリップフロップ71~74を通り、順次送られてきた注目画素値とその前後の画素値 $r_{n-1.5}$ 、 $r_{n-0.5}$ 、 $r_{n+0.5}$ 、 $r_{n+1.5}$ を得る。これらの信号に対して、加算器75~77、比較回路78、79、AND回路80により下記の演算を行っている。

【0039】

$$(r_{n-0.5} + r_{n+0.5}) / 2 = r_n'$$

$$r_n' - r_{n-1.5} > b_1$$

$$r_n' - r_{n+1.5} > b_2$$

b_1 、 b_2 は r_n' の $r_{n-1.5}$ 、 $r_{n+1.5}$ に対する突出量のしきい値であり、ここでは $b_1 = b_2 = b (> 0)$ として考える。

【0040】以上により、注目する画素の値がその周辺の画素の値に対して一定レベル以上突出している場合はキズとみなし「1」を出力し、それ以外の場合「0」を出力する。

【0041】検出回路11と検出回路12が相関検出回路18に入力される。相関検出回路18の一例を図6に示す。ここでは、相関検出回路18、相関検出回路19は同一回路である。この相関検出回路18の出力は、G入力が「1」で、R入力が「0」の場合には、G入力とR入力と相関がないとみなし、キズの可能性が高いと判断し、「1」を出力する。また、G入力が「1」でも、かつR、Bの両方または一方が「1」の場合には、Gと他の信号と相関があるとみなし、点光源の可能性が高いと判断し、「0」を出力する。

【0042】補正回路の一例は図12のブロック図と同じである。補正回路は、相関検出出力により制御される。補正動作は従来例と同様、キズと判定された場合、前後の画素値の平均で置換するものとする。入力された信号はFF41、42を通り、中央の注目画素の値とその前後の画素値を抽出し、注目画素の前後の画素値からこれらの平均値を求め補正信号としている。相関検出回路の検出信号に従い、通常は中央の注目画素の値を、キズと判定した場合は補正信号を出力する。

【0043】本発明の第2の実施例における信号波形を図7に示す。以上の回路における、キズの場合と点光源の場合のR、G、Bの入力と出力の関係を示す。この例のようにGにキズがある場合、Gのみ突出し、補正され

る。通常の白の点光源の場合は、R、G、B間に相関があるため信号と判断され、誤って補正されず、本来の信号が出力される。この例ではG、Rの2経路についての回路となっているためB信号は直接出力には寄与していない。

【0044】以上、G、Rの2経路について検出および補正する場合について述べたが、Bが加わっても、G、Rについての処理と同様、R、B、B、Gについても同様な処理を行うことで実現できる。また、検出に当たっては、例えば、Gにおいては、Gの検出回路出力とR、B両方の検出回路出力の計3出力より相関検出回路において相関をとる方式も考えられる。

【0045】以上の第1、第2の実施例については、白キズについてのみの説明を行っているが、黒キズについても、キズの方向が反対であることを考慮し、 a_1 、 a_2 の符号、不等号の向きを変更することにより、同様に検出が可能である。

【0046】また、以上の実施例については、水平方向についてのみの説明を行っているが、垂直方向についても同様であり、水平方向、垂直方向の両方を組み合わせ

た処理も可能である。

【0047】

【発明の効果】以上の説明より明らかなように、本発明によれば、点光源のような信号においても従来のように誤検出、誤補正を行わず、信号とキズを区別し、キズを精度良く検出できるため、キズについてのみの補正を行い、本来の画質を劣化させることなく、良好な画像を得ることができる。

【図面の簡単な説明】

*【図1】本発明の第1の実施例における画素欠陥補正装置の構成を示すブロック図

【図2】同第1の実施例における相関検出回路の内部構成例を示すブロック図

【図3】同第1の実施例の動作を説明するための信号波形図

【図4】本発明の第2の実施例における画素欠陥補正装置の構成を示すブロック図

【図5】同第2の実施例における検出回路の内部構成例を示すブロック図

【図6】同第2の実施例における相関検出回路の内部構成例を示すブロック図

【図7】同第2の実施例の動作を説明するための信号波形図

【図8】従来の画素欠陥補正装置の構成を示すブロック図

【図9】従来の画素欠陥補正装置の動作を説明するための信号波形図

【図10】従来の画素欠陥補正装置の動作を説明するための信号波形図

【図11】同従来例における検出回路の内部構成例を示すブロック図

【図12】同従来例における補正回路の内部構成例を示すブロック図

【符号の説明】

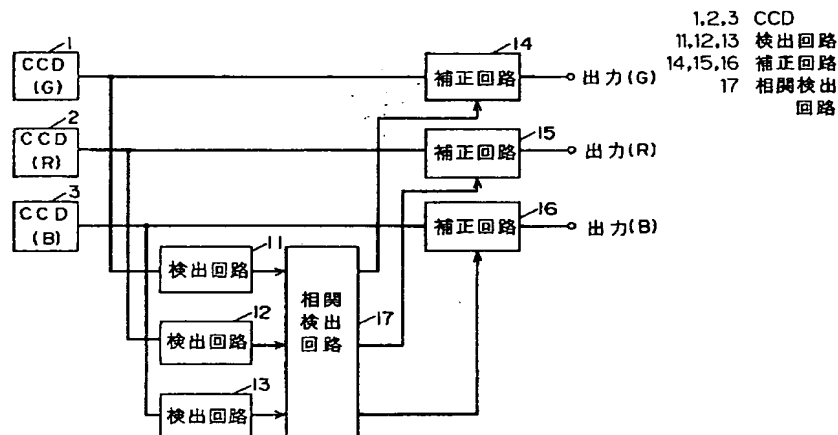
1～3 CCD

11～13 検出回路

14～16 補正回路

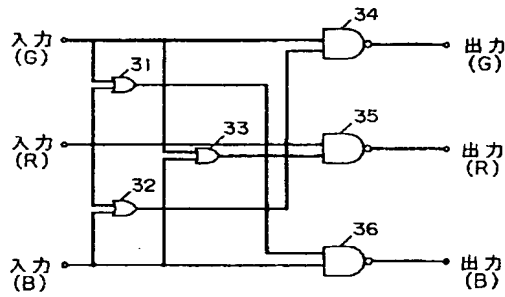
* 17 相関検出回路

【図1】



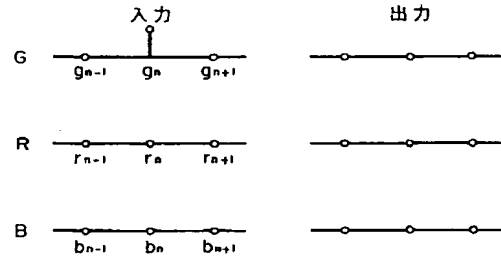
【図2】

31,32,33 OR回路
34,35,36 NAND回路

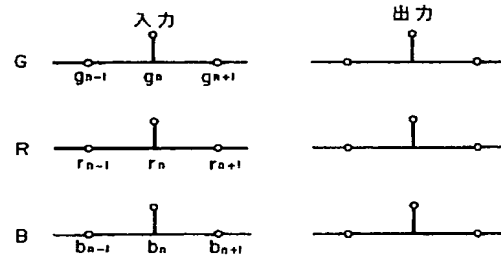


【図3】

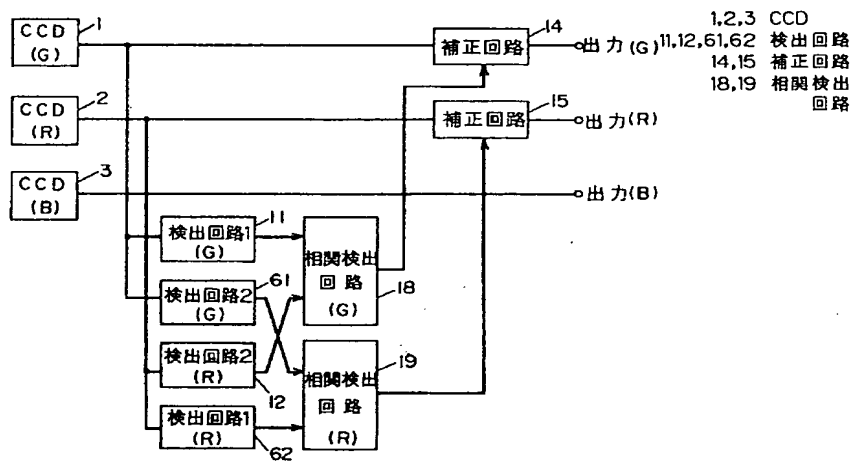
(a) キズの場合



(b) 点光源の場合

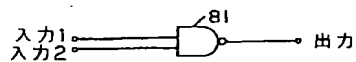


【図4】

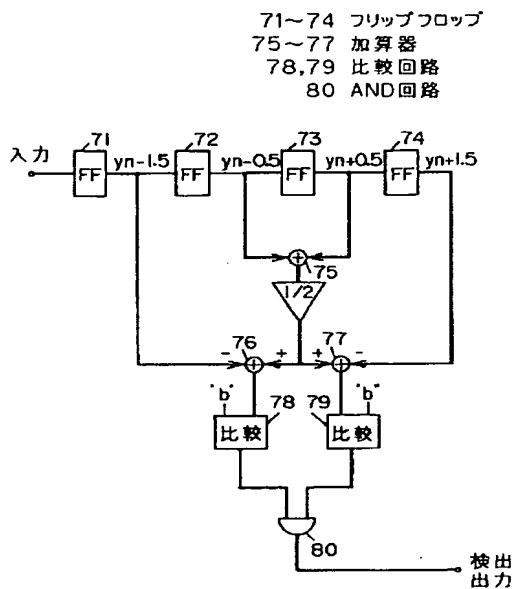


【図6】

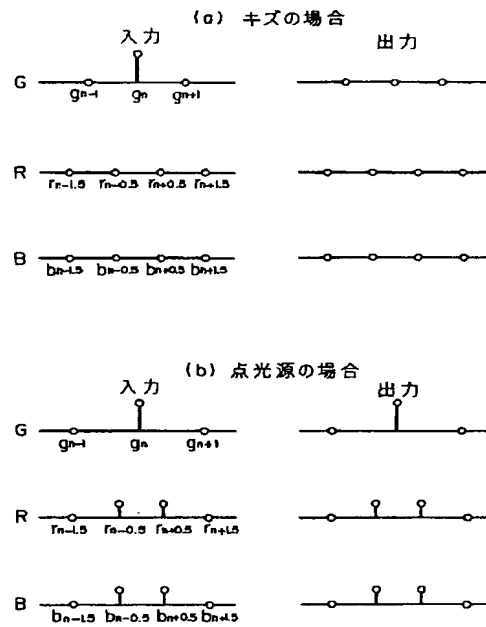
8f NAND回路



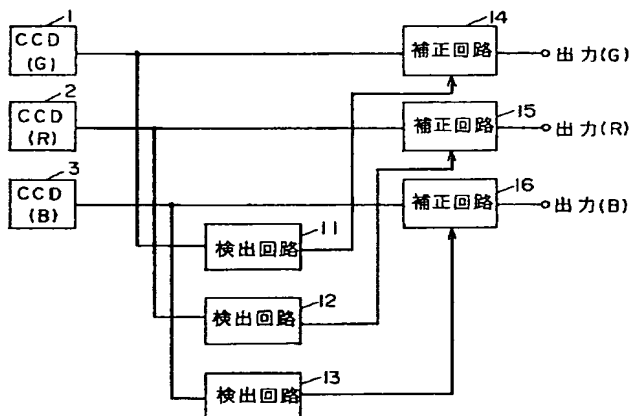
【図5】



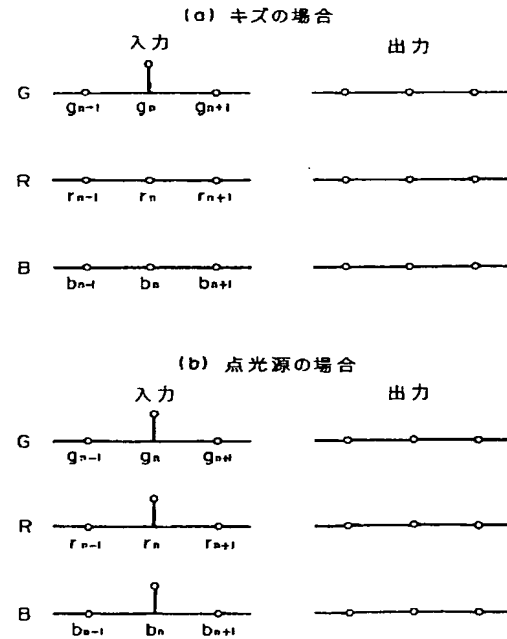
【図7】



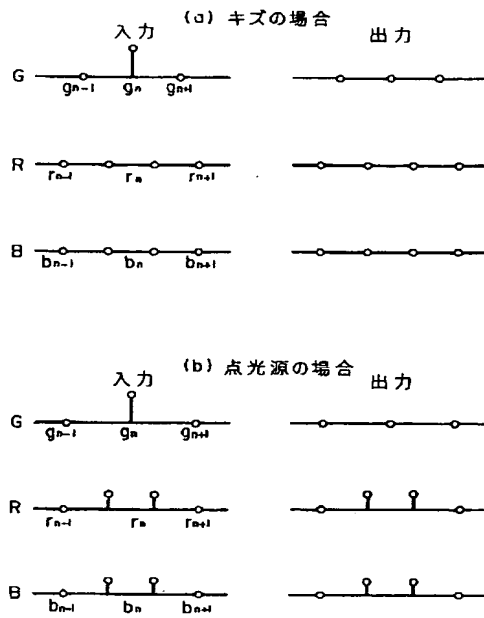
【図8】



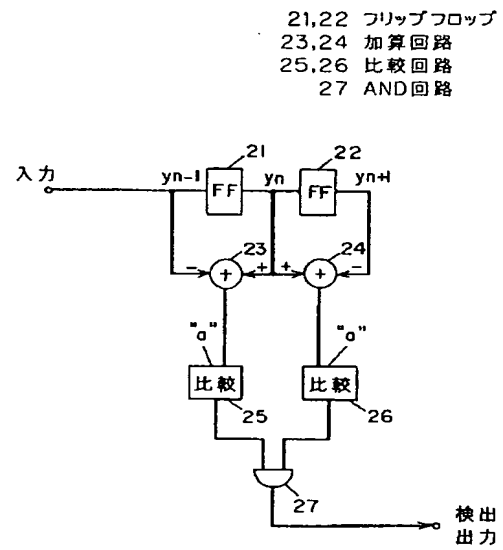
【図9】



【図10】



【図11】



【図12】

41,42 フリップフロップ
43 加算器

